ПРАВИТЕЛЬСТВО РОССИЙСКОЙ ФЕДЕРАЦИИ

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ

УЧРЕЖДЕНИЕ ВЫСШЕГО ПРОФЕССИОНАЛЬНОГО ОБРАЗОВАНИЯ

«САНКТ-ПЕТЕРБУРГСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»

(СПбГУ)

Кафедра электроники твердого тела

Направление «Физика полупроводников и диэлектриков»

ИССЛЕДОВАНИЯ ЭЛЕКТРОННЫХ СВОЙСТВ ОДНОМЕРНЫХ ПРОВОДНИКОВ С ИСПОЛЬЗОВАНИЕМ СОВРЕМЕННЫХ МЕТОДОВ ЭЛЕКТРОННОЙ ЛИТОГРАФИИ

Бакалаврская работа студента

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_**Варыгина Георгия Владимировича**

Научный руководитель:

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_старший преподаватель, PhD, **Трушин М.В.**

Рецензент:

\_\_\_\_\_\_\_\_ведущий инженер РЦ «МРЦ НТ», **Михайловский В.Ю.**

Санкт-Петербург

2017

Оглавление

[Введение 3](#_Toc483418090)

[1 Литературный обзор 4](#_Toc483418091)

[1.1 Дислокации в кремнии 4](#_Toc483418092)

[1.2 Исследования проводимости вдоль дислокаций, введённых методом пластической деформации 6](#_Toc483418093)

[1.3 Регулярные дислокационные сетки. 7](#_Toc483418094)

[1.4 Исследования проводимости вдоль регулярных ДС 9](#_Toc483418095)

[1.5 Полевые транзисторы 11](#_Toc483418096)

[1.6 Полевые транзисторы с ДС в канале 13](#_Toc483418097)

[1.7 Результаты исследования электронных состояний ДС методом DLTS. 14](#_Toc483418098)

[1.8 Результаты измерений вольт-амперных и вольт-фарадных характеристик 17](#_Toc483418099)

[2. Цели и задачи исследования 19](#_Toc483418100)

[3. Изготовление образцов 20](#_Toc483418101)

[3.1 Проекты транзисторных структур 20](#_Toc483418102)

[3.2 Принципиальная схема для измерения проводимости транзисторов 22](#_Toc483418103)

[3.3 Электронно-лучевая литография. 24](#_Toc483418104)

[3.4 Создание транзисторной структуры с помощью электронно-лучевой литографии 27](#_Toc483418105)

[4. Экспериментальные результаты 31](#_Toc483418106)

[4.1 Измерение проводимости 2х-контактной модели транзистора 31](#_Toc483418107)

[4.2 Измерение проводимости 3х-контактной модели транзистора 39](#_Toc483418108)

[Выводы 42](#_Toc483418109)

[Список литературы 43](#_Toc483418110)

[Благодарности 44](#_Toc483418111)

## Введение

Интерес к исследованию дислокаций в полупроводниках с прикладной точки зрения обусловлен их активностью как центров рекомбинации электронов и дырок, наличием проводимости по дислокациям, и способностью дислокаций собирать на себя точечные дефекты и примеси, что делает их важными геттерами. Фундаментальный же интерес к дислокациям связан с тем, что эти протяженные дефекты могут рассматриваться как естественные одномерные электронные системы. Таким образом, они являются интересным объектом физики низкоразмерных систем.

Разработка новой методики прямого сращивания кремниевых пластин, позволяющей создавать регулярные дислокационные сетки (ДС) с заранее заданными характеристиками, открыла новый этап в исследовании электрофизических свойств дислокаций в кремнии [[1](#_ENREF_1)]. Предыдущие исследования подтвердили, что ДС в кремнии действительно обладают повышенной проводимостью, однако точный механизм и электронные состояния, за нее ответственные, так и не были установлены [[2](#_ENREF_2)].

Цель проводимых исследований заключается в установлении корреляции между электронным спектром ДС и проводимостью, а также в получении новых данных о характере одномерной дислокационной проводимости и о вызывающем ее механизме. Поскольку поставленная цель предполагает проведение исследований в течение длительного срока времени, в данной бакалаврской работе будут представлены результаты предварительной работы, касающиеся отработки методики изготовления структур полевого транзистора на сращенных пластинах кремния методом электронной литографии, выборе оптимальной геометрии и структуры транзистора для выполнения поставленных исследовательских целей, а также в проведении предварительных измерений проводимости с анализом полученных результатов.

# 1 Литературный обзор

## **1.1 Дислокации в кремнии**

В кристаллографии дислокациями называют одномерные линейные дефекты, которые сохраняют трансляционную симметрию решетки вдоль своих прямых направлений, но не сохраняют ее в радиальном направлении. Как следует из схематического изображения, представленного на Рисунке 1, невозможно установить 1:1 соотношение между узлами решетки кристалла, содержащего дислокацию, и совершенного кристалла без дислокаций. Подсчитывая число узлов решетки на петле, проведенной вокруг линии дислокации, и сравнивая ее с аналогичной петлей в идеальном кристалле, можно определить фундаментальную величину, определяющую дислокацию - вектор Бюргерса b и его направление относительно линии дислокации. Таким образом, можно выделить два основных типа дислокаций: краевые, у которых вектор Бюргерса перпендикулярен линии дислокации, и винтовые - когда вектор Бюргерса параллелен линии дислокации (Рисунок 1б и 1в). Дислокации смешанного типа являются комбинацией указанных двух типов [[3](#_ENREF_3)].

|  |  |  |
| --- | --- | --- |
| perfectа) | circutiб) | screwв) |
| Рисунок 1: а) модель кристаллической решетки идеального кристалла. Красной линией показан контур из базовых векторов, определяющих решетку; б) модель кристаллической решетки с краевой дислокацией (красные шары). Аналогичный контур, проведенный вокруг дислокации, оказывается незамкнутым (вектор Бюргерса перпендикулярен линии дислокаций); в) модель кристаллической решетки с винтовой дислокацией (вектор Бюргерса параллелен линии дислокаций). | | |

В кремнии дислокации расположены вдоль направлений [110], а вектор смещения решетки, то есть наименьший «идеальный» вектор Бюргерса, имеет вид *a* / 2 [110], где *а* - постоянная решетки. Существует два типа дислокаций с идеальным вектором Бюргерса: винтовая дислокация и 60° дислокация (т. е. угол между линией дислокации и вектором Бюргерса составляет 60°). Плоскостью скольжения дислокаций в кремнии является плоскость (111). В результате проведенных исследований было установлено, что большая часть дислокаций в кремнии, возникающих в ходе пластической деформации при Т>600 °C, являются дислокациями скользящего набора, ядро которых находится между близкорасположенными плоскостями типа (111) [[4](#_ENREF_4), [5](#_ENREF_5)].

Для совершенных дислокаций скользящего набора энергетически выгодно расщепляться на дислокации с меньшими векторами Бюргерса (т.н. частичные дислокации Шокли), которые не являются векторами трансляции ГЦК-решетки. Так, совершенные 60° дислокации расщепляются на 90° и 30° частичные, а совершенные винтовые - на две 30° частичные дислокации. В обоих случаях между частичными дислокациями лежит дефект упаковки, который представляет собой плоский дефект, соответствующий ошибке в последовательности чередования атомных слоев в направлении [111].

Согласно дальнейшим теоретическим расчетам [[4](#_ENREF_4)], ядра частичных дислокаций реконструированы, так что разорванные связи соседних атомов попарно замкнуты между собой. Такие дислокации не приводят к появлению глубоких уровней в запрещенной зоне кремния. Теория предсказывает также появление в запрещенной зоне кремния двух мелких одномерных (1D) дислокационных зон отщепляющихся от вершины валентной зоны и дна зоны проводимости, соответственно, в результате деформации решетки кристалла и возникновения поля упругих деформаций вокруг линии дислокации (Рисунок 2). Эти 1D-зоны являются неотъемлемыми свойствами дислокаций, и поскольку они проходят вдоль всей линии дислокации, то последние можно рассматривать как естественную «квантовую проволоку» внутри кристалла кремния. По результатам ряда экспериментальных работ и теоретических расчётов был сделан вывод, что энергетические глубины краев 1D-зон почти одинаковы для обеих зон, а именно, EC -EDe ≈ EDh -EV ≈ 60-80 мэВ [[6-8](#_ENREF_6)].

Тем не менее, дислокации могут приводить к появлению глубоких уровней в запрещенной зоне кремния. Эти уровни могут быть связаны как с дефектами реконструкции ядра дислокаций, так и с уровнями различных примесных атомов, собранных упругим полем деформации вдоль линии дислокации в так называемые «облака дефектов» [[5](#_ENREF_5)].

|  |  |
| --- | --- |
|  | Рисунок 2**.** Энергетическая диаграмма 600 дислокации в кремнии. Регулярные сегменты создают мелкие 1D-зоны. Дефекты реконструкции ядра дислокации и примесные атомы в «облаке дефектов» могут создавать глубокие локализованные состояния. |

## 1.2 Исследования проводимости вдоль дислокаций, введённых методом пластической деформации

Еще в середине 80-х было обнаружено, что при низких температурах Т<20K СВЧ проводимость образцов с дислокациями на много порядков превышает проводимость исходного образца с тем же уровнем легирования (Рисунок 3) [[7](#_ENREF_7), [9](#_ENREF_9)]. Причем наиболее высокие значения СВЧ проводимости были получены при прикладывании электрического поля вдоль направления дислокаций, что свидетельствует об одномерном характере дислокационной проводимости. В результате проведенных исследований был сделан вывод, что наблюдаемая при Т<20K СВЧ проводимость обусловлена дополнительными дырками (р-тип) или электронами (n-тип), захваченными на уровни дислокации. Поскольку СВЧ-проводимость в образцах р- и n-типов ведет себя качественно аналогично, есть основания предполагать схожую структуру уровней в верхней и нижний половинах запрещенной зоны кремния ответственных за дислокационную проводимость.

Тем не менее, даже после всех проведенных экспериментов, остался открытым ряд вопросов, для ответа на которые измерений только температурной зависимости СВЧ-проводимости недостаточно [[9](#_ENREF_9)]. Среди них - является ли проводимость вдоль дислокаций прыжковой или имеет место металлическая (зонная) проводимость (результаты позднейших исследований методом ЭДСР свидетельствуют в пользу металлической проводимости)? Какова действительная природа и энергетическое положение уровней, по которым идет проводимость (очевидными кандидатами являются мелкие одномерные дислокационные уровни, но прямых доказательств из экспериментов по СВЧ проводимости представлено не было)? Есть ли различия в проводимости между винтовыми и 60° дислокациями?

|  |  |
| --- | --- |
| 9.png | Рисунок 3. СВЧ проводимость р-типа кремния с концентрацией дислокаций (3-7)\*107 см-2. 1 – электрическое поле направлено вдоль дислокаций; 2 – электрическое поле направлено поперек дислокаций, 3 - образец с дислокациями, отожжённый при температуре 790 0С; 4 – недеформированный образец. |

## 1.3 Регулярные дислокационные сетки.

Сложности с поиском ответа на вышеозначенные вопросы отчасти связаны с тем, что в первых работах в качестве объекта исследований использовались образцы кремния с дислокациями, внедренными посредством метода пластической деформации. Данный метод прост технически, но обладает рядом недостатков. Среди наиболее значительных – невозможность контролировать тип создаваемых дислокаций, задавать и контролировать их месторасположение в объеме кристалла, предотвращать декорацию дислокаций различными примесями и создание прочих вторичных дефектов связанных с движением дислокаций по кристаллу. Все это не позволяет проводить эксперименты с контролируемой вариацией заселенности дислокационных уровней. Для наших экспериментов использовались образцы кремния, содержащие регулярную дислокационную сетку (ДС) с наноразмерными ячейками, изготовленные по методу гидрофильного сращивания кремниевых пластин – Рисунок 4 [[10](#_ENREF_10), [11](#_ENREF_11)]. Перед процедурой сращивания одна из пластин была подвергнута ионной имплантации (технология SmartCut). После очистки поверхности пластин покрывались тонким слоем оксида кремния (несколько нанометров) и затем плотно прижимались друг к другу. Во время отжига (4 часа при температуре 1200°С) захороненный оксидный слой растворялся, и восстанавливались ковалентные Si-Si связи.

|  |
| --- |
| а) б) в) |
| Рисунок 4. Схема метода сращивания пластин: а) технология SmartCut - облучение ионами лёгких элементов; б) соединение пластин, образование ДС; в) удаление части одной пластины, – глубина залегания ДС. |

Подобные образцы представляют собой идеальный модельный объект для исследования электрических свойств дислокаций в кремнии благодаря следующим преимуществам. Во-первых, плотность и тип дислокаций задаются изначально углами разворота и наклона пластин. Так, в случае пластин кремния с ориентацией поверхности (100) на интерфейсе образуется квадратная сетка винтовых дислокаций, компенсирующая напряжения связанные с углом разворота twist, пересеченная параллельным набором 60° дислокаций, компенсирующая несовпадение наклона пластин tilt (Рисунок 5) [[12](#_ENREF_12)].

|  |  |
| --- | --- |
| а)D:\severnee ili juznee\Kafedra\6j kurs\10.08.23 n-p-set CL and STEM\fl72_04.gifб) | в)г) |
| Рисунок 5. Образование дислокационных сеток. Слева – винтовые: а) две исходные разориентированные пластины; б) готовый бикристалл с дислокационной сеткой. Справа – 60°: в) две исходные пластины; г) готовый бикристалл с набором 60° дислокаций. | |

Во-вторых, поскольку дислокации в области сращивания не двигались во время их образования, можно ожидать отсутствие точечных дефектов и их комплексов, образующихся при движении дислокаций. И, в-третьих, ДС располагается строго параллельно поверхности образца. В исследуемых образцах ДС находится на глубине ~0,16 мкм под поверхностью образца, что оптимально подходит для исследований методами спектроскопии объемного заряда в полупроводниках. Кроме того, подобное расположение ДС позволяет управлять заселенностью локальных электронных уровней ДС путем изменения приложенного напряжения, если изготовить на их основе структуры типа диоды Шоттки – что недостижимо для пластически деформированных образцов, где расположение дислокаций в области пространственного заряда диода Шоттки произвольно.

|  |  |
| --- | --- |
|  | Рисунок 6. Дислокационная сетка в образце n-1 представлена винтовыми и 600 дислокациями. Среднее расстояние между винтовыми дислокациями составляет 16 нм, 60-дислокации – 45нм. |

Микрофотография сетки исследуемого образца, полученная на просвечивающем электронном микроскопе, приведена на Рисунке 6. Как видно на микрофотографии, период винтовых дислокаций составляет 16 нм, а среднее расстояние между 60о дислокациями – 45 нм, что соответствует углу разворота twist=1° и углу наклона (возникшего в результате неравномерной полировки исходных пластин) tilt~ 0,5°.

## 1.4 Исследования проводимости вдоль регулярных ДС

Ранее, свидетельства о повышенной проводимости вдоль ДС были получены методом EBIC [[1](#_ENREF_1)] (схема эксперимента на Рисунке 7). На данном снимке светлая вертикальная линия демонстрирует транспорт неосновных носителей вдоль ДС сгенерированных электронным пучком более чем в 1,5 мм от собирающего Шоттки-контакта.

|  |
| --- |
| **10.png** |
| Рисунок 7. Слева – схема измерений EBIC на образце, где ДС расположена перпендикулярно к контакту Шоттки. Справа - микроснимок EBIC демонстрирующий проводящий канал, связанный с дислокационной сеткой. |

Для измерения сопротивления ДС на постоянном токе (которое определяется током основных носителей) была изготовлена структура, показанная на Рисунке 8а. ДС располагалась в 40 нм канале над слоем изолятора и два омических контакта были приготовлены на расстоянии 1 мм. Измеренные ВАХ характеристики (Рисунок 8b) свидетельствуют, что при 300К сопротивление структуры с ДС более чем на 3 порядка меньше сопротивления аналогичной структуры без ДС (Rdisl ≈ 4x102 Ом и Rref ≈ 2x106 Ом, соответственно) [[4](#_ENREF_4)].

Таким образом, было показано, что благодаря своей высокой проводимости ДС может быть использована для создания новых быстродействующих полевых транзисторов.

|  |
| --- |
|  |
| Рисунок 8: а) Схематическое изображение образца, содержащего дислокационную сеть в 40 нм канале над слоем изолятора. Омические контакты S и D находятся на расстоянии 1 мкм; б) ВАХ образца. Сопротивление структуры с ДС Rdisl ≈ 4x102 Ом, сопротивление аналогичного образца без ДС Rref ≈ 2x106 Ом. |

## 1.5 Полевые транзисторы

Полевые транзисторы в качестве основного физического принципа работы используют эффект поля. Этот прибор выполняет функцию резистора, управляемого напряжением. В зависимости от условий реализации эффекта поля полевые транзисторы делятся на три класса: полевые транзисторы с затвором в виде p-n перехода, выпрямляющего контакта металл-полупроводник и контакта типа металл-полупроводник диэлектрик (МДП-транзисторы) [[13](#_ENREF_13)].

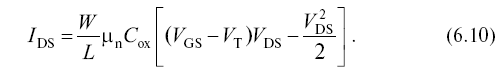
Рассмотрим на примере МДП-транзистора основные элементы структуры полевых транзисторов (Рисунок 9).

|  |  |
| --- | --- |
|  | Рисунок 9. Топология и основные элементы МДП-транзистора. |

Монокристаллический полупроводник n- или p-типа, на котором изготавливается МДП-транзистор, получил название подложки. Две сильнолегированных области противоположного с подложкой типа проводимости, получили название исток и сток. Управляющий электрод – затвор – отделен от активной области полевого транзистора диэлектрической прослойкой – изолятором. Область полупроводниковой подложки, находящаяся под затвором между истоком и стоком, называется каналом. Диэлектрический слой, находящийся между затвором и каналом, получил название подзатворного диэлектрика. В качестве полупроводниковой подложки в большинстве МДП-транзисторов используется кремний, а в качестве подзатворного диэлектрика – двуокись кремния. По этой причине как синоним для МДП транзисторов используется термин «МОП-транзистор».

В полевых транзисторах внешнее поле обусловлено приложенным напряжением *VGS* на металлический электрод – затвор. Обычно электрод истока является общим, и относительно его определяются величина и знак прикладываемого напряжения и протекающего тока исток-сток *IDS*. Когда напряжение на затворе отсутствует, электрическая цепь исток — сток представляет собой два p-n перехода, включенных навстречу друг другу. Если же к затвору приложено достаточно большое положительное напряжение, у границы с диэлектриком образуется инверсионный слой или канал, соединяющий n+ -области стока и истока. Проводимость этого инверсионного канала модулируется при изменении напряжения на затворе.

Вольт-амперная характеристика такого транзистора в линейной области (область плавного канала) описывается формулой:

 1.1

где W и L – геометрические размеры канала, μn — подвижность электронов в канале, Сox — удельная емкость подзатворного диэлектрика. VGS приложенное напряжение затвор-подложка, VDS напряжение в цепи исток-сток, VT пороговое напряжение, т.е. минимальное напряжение на затворе, требуемое для открытия канала в равновесных условиях.

По мере роста напряжения исток-сток VDS в канале может наступить такой момент, когда произойдет смыкание канала. Напряжение стока, необходимое для смыкания канала, называется напряжением отсечки VDS\*. Выражение для тока стока в области отсечки:

 1.2

Зависимости тока стока *IDS* от напряжения на затворе *VGS* называются обычно переходными характеристиками, а зависимости тока стока *IDS* от напряжения на стоке *VDS* — проходными характеристиками транзистора. На Рисунке 10 приведены примеры проходных и переходных характеристик полевого транзистора. На проходных характеристиках следует различать три области: линейную (при малых напряжениях на стоке), где ток пропорционален *VDS*; область насыщения, где ток стока *IDsat* не зависит от напряжения стока; область пробоя. Штриховая линия соединяет точки начала насыщения на характеристиках, соответствующих различным смещениям на затворе транзистора. Пример переходной характеристики транзистора представлен на Рисунке 10 (справа). Напряжение на затворе, при котором ток стока стремится к нулю, является очень важной характеристикой полевого транзистора. Оно соответствует пороговому напряжению запирания прибора по цепи затвора. В области отсечки ток стока IDS квадратично зависит от приложенного к затвору транзистора напряжения VGS.

|  |  |
| --- | --- |
|  |  |
| Рисунок 10. Слева – пример проходных характеристик МДП транзистора при различных напряжениях на затворе. Справа - пример переходной характеристики транзистора со встроенным каналом. | |

## 1.6 Полевые транзисторы с ДС в канале

Модельные структуры полевых транзисторов с ДС в проводящем канале были изготовлены путем добавления между двумя омическими контактами (S и D на Рисунке 8а) третьего электрода – затвора, нанесенного на слой подзатворного диэлектрика. Исследования продольной электропроводности структур полевого транзистора с дислокациями в канале, проведенные группой из Японии [[14](#_ENREF_14)] и другой - из Германии [[2](#_ENREF_2), [15](#_ENREF_15), [16](#_ENREF_16)], подтвердили значительное превышение электропроводности ДС по сравнению с электропроводностью объемного кремния.

В частности, был установлен 50-кратный рост тока канала исток-сток в транзисторе с ДС по сравнению с контрольным транзистором без ДС (Рисунок 11). Было показано также, что величина тока зависит от числа и типа дислокаций в канале. Рост тока был объяснен наличием полей упругих деформаций вокруг ядра дислокаций, которые могут приводить к изменению зонной структуры кремния, а также влиять на эффективную массу носителей тока и приводить к более высокой подвижности носителей (снижению рассеяния) при движении вдоль дислокаций. Однако подвижность носителей не была определена непосредственно в проведенных экспериментах. Также, не было сделано попыток установить связь проводимости вдоль ДС со спектром электронных состояний ДС, на наличие которой указывалось в более ранних работах. В представленной работе этот вопрос планируется рассмотреть более подробно.

|  |  |
| --- | --- |
|  |  |
|  |  |
| Рисунок 11. Проходные (вверху) и переходные (внизу) характеристики полевого транзистора с ДС в канале (справа) и контрольного транзистора без дислокаций (слева). | |

## 1.7 Результаты исследования электронных состояний ДС методом DLTS.

Спектры электронных состояний дислокационных сеток с разной плотностью дислокаций ранее были подробно исследованы методом нестационарной емкостной спектроскопии (DLTS). В целом, были найдены общие особенности для полупроводников n- и р-типа проводимости – Рисунок 12а [[17](#_ENREF_17), [18](#_ENREF_18)]. Так, на DLTS спектрах малоугловых образцов (tw<3°)

|  |  |
| --- | --- |
|  |  |

Рисунок 12. (А) DLTS спектры малоугловых образцов n- и р- типов проводимости. Параметры измерения: длительность импульса заполнения *t*p= 100μs, обратное смещение *U*r=1V, прямое напряжение заполняющего импульса *U*p= –1V, окно скоростей *TC* =20ms. В) Низкотемпературный пик STn в образце n-1 записанный при разных величинах заполняющего импульса. В данных образцах величина импульса контролирует степень заселенностей ДС-ловушек.

доминируют уширенные низкотемпературные пики STp и STn соответствующие довольно мелким уровням с энергией активации 100-150 мэВ. Основные исследования данной работы были выполнены на образце n-1, его спектр также представлен на Рисунке 12а.

Для данных низкотемпературных пиков был обнаружен сдвиг в сторону низких температур с увеличением напряжения смещения, т.е. с ростом электрического поля в области пространственного заряда (ОПЗ) Шоттки диода, а также с увеличением степени заполнения мелких уровней (Рисунок 12б). Сдвиг от электрического поля был объяснен посредством дислокационного эффекта Пула-Френкеля, который состоит в понижении барьера для эмиссии носителей с дислокационных уровней из-за взаимодействия дислокационного деформационного поля и потенциала внешнего электрического поля. Из сравнения экспериментального и теоретически рассчитанного коэффициентов Пула-Френкеля, мелкие STp и STn уровни были идентифицированы с уровнями 60° дислокаций. Аналогично, к уменьшению энергии активации (т.е. сдвигу в низкотемпературную сторону) будет приводить взаимодействие заряда дислокаций, образующегося после захвата носителей на мелкие уровни, и дислокационного деформационного потенциала [[18](#_ENREF_18), [19](#_ENREF_19)].

Кроме мелких уровней, на спектрах малоугловых образцов был обнаружен ряд пиков вызванных глубокими уровнями с энергиями активации в диапазоне 200-500 мэВ в р-типе и около 300 мэВ в образце n-1. Эффект Пула-Френкеля не был обнаружен для данных пиков, что позволяет сделать вывод о том, что их природа не связана непосредственно с ядром дислокаций.

Таким образом, уровни соответствующие STp и STn пикам являются наиболее вероятными кандидатами на роль уровней, ответственных за высокую СВЧ проводимость вдоль дислокаций. Однако здесь также необходимо отметить противоречие: STp и STn пики были идентифицированы с уровнями 60° дислокаций, но в работе [[15](#_ENREF_15)] отмечалось, что повышенная проводимость наблюдается и для винтовых дислокаций. Кроме того, во всех предыдущих работах энергия активации для уровней ответственных за дислокационную проводимость оценивалась как 60-85 мэВ, в то время как для STp и STn уровней было получено в два раза большее значение энергии активации. Очевидно, данные расхождения требуют дальнейших исследований.

С увеличением угла разориентации (tw>3°) низкотемпературные пики, наблюдаемые в малоугловых образцах, либо резко снижают свою амплитуду, либо исчезают совсем. Вместо них на DLTS спектрах появляются значительные по амплитуде высокотемпературные пики от глубоких уровней. В данной работе высокоугловые образцы не исследовались.

## 1.8 Результаты измерений вольт-амперных и вольт-фарадных характеристик

|  |
| --- |
|  |
| Рисунок. 13. Вольт-амперные и вольт-фарадные характеристики диода Шоттки изготовленного на образце n-1 измеренные при 300К и 40К. Температура 40К соответствует вымерзанию мелких дислокационных состояний. Диаметр Шоттки-контакта 1,5 мм. |

В контексте данной работы необходимо также рассмотреть вольт-амперные и вольт-фарадные характеристики диодов Шоттки с ДС находящейся внутри ОПЗ [[20](#_ENREF_20)]. На Рисунке 13 представлены ВАХ и ВФХ образца n-1, измеренные при температуре 40К и 300К. При комнатной температуре диод открывается (что соответствует появлению прямого тока) при напряжении близком к 0В. Емкость диода растет до того момента, пока через диод не потечет прямой ток, т.е. до напряжения смещения 0В, после чего наблюдается её резкое падение.

Однако при 40К наблюдается задержка в открытии диода – он открывается при напряжениях прямого смещения около 1,2-1,3 В. В результате этой задержки емкость также измеряется до напряжения ~ 1,3В, соответствующего появлению большого прямого тока через диод. Ярко выраженной особенностью вольт-фарадной характеристики, измеренной при 40К, является участок почти постоянной емкости в диапазоне напряжений 0,6-1,2В. Данная особенность вольт-фарадной характеристики объясняется тем фактом, что при прямых смещениях данная структура ведет себя подобно границе зерна, где потенциал на интерфейсе контролирует заполнение состояний на ДС – как это схематически представлено на зонной диаграмме, изображенной на Рисунке 14.

|  |
| --- |
| 160 нм |
| Рисунок 14. Зонная диаграмма для образца n-1. Ec – зона проводимости, EF – положение уровня Ферми, дислокационная сетка (МУ) расположена на глубине 160 нм, UF – приложенное напряжение смещения, Fп/п – поле, направленное вглубь полупроводника. Fм –поле, направленное в сторону металла и созданное зарядами, захваченными на мелкие дислокационные уровни. |

При прямом напряжении, соответствующем началу ступеньки, уровень Ферми начинает пересекать мелкие уровни дислокационной сетки. Так как плотность ловушек высока, высота потенциального барьера остается неизменной до тех пор, пока все ловушки не заполнятся (происходит пиннинг уровня Ферми), а значит, остается постоянной ширина ОПЗ и, как следствие, емкость. Одновременно происходит задержка в открытии диода, обусловленная появлением потенциального барьера вдоль ДС из-за заряда захваченных носителей. При комнатной температуре ловушки пусты, так как темп эмиссии при данной температуре очень велик. Следовательно, потенциальный барьер не появляется, задержки в открытии диода не происходит.

Суммируя можно заключить, что ключевым преимуществом данных структур (ДС в ОПЗ диода Шоттки) является возможность внешним напряжением управлять заселенностью дислокационных уровней, что нереализуемо на пластически деформированных образцах, а также на образцах исследованных в работах [[2](#_ENREF_2), [15](#_ENREF_15), [16](#_ENREF_16)], где ДС располагалась в канале над слоем изолятора.

# 2. Цели и задачи исследования

Определяющей целью работы является исследование механизмов дислокационной проводимости сращенных пластин кремния с целью определения электронных состояний в запрещенной зоне кремния, ответственных за повышенную проводимость вдоль дислокаций. Для этого планируется использовать структуры полевых транзисторов без подзатворного диэлектрика (такие транзисторы носят название MESFET – Metal Semiconductor Field Effect Transistor) с ДС расположенной в канале транзистора. Основное преимущество схемы MESFET транзистора заключается в том, что напряжением на затворе можно контролировать степень заселенности уровней ДС в запрещенной зоне кремния – что было неосуществимо в предыдущих экспериментах из-за слоя захороненного изолятора SiO2 [[2](#_ENREF_2), [15](#_ENREF_15), [16](#_ENREF_16)].

Далее планируется провести измерения продольной электропроводности между контактами исток-сток транзистора в зависимости от того же напряжения в интервале температур 20-300К. Полученные зависимости сопротивления канала от степени заполнения уровней ДС позволят однозначно определить величину подвижности вдоль дислокации. Помимо проведения стационарных измерений проводимости, планируется применить методику релаксационной токовой спектроскопии локальных электронных состояний [[21](#_ENREF_21)]. Суть метода состоит в вариации заселенности разрешенных электронных состояний посредством импульсного изменения напряжения на затворе и последующей регистрации процесса их релаксации в первоначальное состояние по изменению продольного тока исток-сток. Температурная зависимость постоянной времени такого процесса несет информацию об энергетике электронных состояний, захвативших носители заряда. Это позволит на одном устройстве исследовать спектр локальных электронных состояний и транспорт носителей вдоль дислокаций, и тем самым определить электронные состояния ответственные за транспорт носителей вдоль дислокаций.

Непосредственные задачи этой работы заключались в отработке методики изготовления MESFET структур на сращенных пластинах кремния, выборе оптимальной геометрии и структуры транзистора для выполнения поставленных исследовательских целей, а также проведение предварительных измерений транзисторных характеристик (проводимости) с анализом полученных результатов. Для изготовления MESFET структур требовалось освоить метод электронно-лучевой литографии и подобрать параметры проведения процедуры литографии, обеспечивающие необходимую точность в изготовлении структур. Кроме того, малые размеры исследуемых структур потребовали освоения методики создания электрических контактов при помощи микросварки.

# 3. Изготовление образцов

## 3.1 Проекты транзисторных структур

Для исследования проводимости вдоль дислокационной сетки были предложены две конфигурации структуры полевого транзистора: 2х-контакная модель, где в качестве затвора выступает подложка (Рисунок 15а), и 3х-контакная модель, где роль затвора играет центральный контакт (Рисунок 15б). Преимущество 2х-контактной модели заключается в меньшем количестве этапов литографии, а также в более простом проведении микросварки. Создание 3х-контактной модели является более трудоемким процессом, однако такая модель более близка по структуре к обычным полевым транзисторам.

Контакты S, D, G были изготовлены путем термического напыления золота в вакууме на лицевую (полированную) сторону образца. На тыльную сторону образца наносилась Al-Ga эвтектика, образующая омический контакт. Выбор золота в качестве металла для контактов связан тем, что золото образует Шоттки-диоды к кремнию с легированием n-типа. В эксперименте использовались образцы кремния с концентрацией легирующей примеси прядка 1014см-3, что обеспечивает ширину области пространственного заряда (ОПЗ) более 1 мкм даже при смещении 0 В. Таким образом ДС, расположенная на глубине 160 нм, оказывается внутри ОПЗ при смещении 0 В и любом обратном смещении. Для заполнения состояний связанных с ДС необходимо приложить прямое смещение (как описывалось в параграфе 1.8).

|  |  |
| --- | --- |
| 5.png  а) | 6.png  б) |
| Рисунок 15: а) 2х-контакная модель полевого транзистора, где в качестве затвора выступает подложка; б) и 3х-контакная модель, где центральный контакт играет роль затвора. S – source (исток), G- gate (затвор), D – drain (сток). | |

Величина зазоров между контактами S, D, G была выбрана на уровне порядка 300 нм. Такая величина обеспечивает полное перекрытие ОПЗ от соседних контактов. Это гарантирует, что в областях зазоров нет свободных носителей, и состояния ДС находятся под тем же потенциалом, что и непосредственно под золотыми контактами. Кроме того, в предыдущих работах было показано, что на такой же длине канала фиксировались эффекты, связанные с квантовой проводимостью.

Размеры S, D, G контактов составляли 10 мкм в ширину и 30 мкм в длину. Для изготовления элементов такого размера использовался метод электронно-лучевой литографии. Выбранные размеры контактов – включая зазор между ними в 300 нм – являются оптимальными с точки зрения процедуры изготовления (затрачиваемое время, избегания перекрытия соседних контактов и т.д.).

## 3.2 Принципиальная схема для измерения проводимости транзисторов

Для измерения зависимостей тока между истоком и стоком транзистора от напряжения на затворе (переходной характеристики транзистора) использовались две измерительных схемы (Рисунок 16).

|  |
| --- |
| а) |
| б) |
| Рисунок 16: а) схема измерений для 3х-контактной модели транзистора; б) схема измерений для 2х-контактной модели транзистора. |

Элементы схемы:

* Lock-in - синхронный детектор (Stanford SR830 DSP);
* ADC - аналого-цифровой преобразователь (NI USB-6251, 16 разрядов);
* DAC - цифро-аналоговый преобразователь (NI USB-6251);
* OP1 - усилитель с дифференциальным входом (коэффициент усиления 10db);
* Усилитель - Unipan Selective Nanovoltmeter type 233;
* Tr1 – трансформатор служащий для развязки цепей (коэффициент передачи -30db).

Использование различных схем измерений обусловлено тем, что в эксперименте исследуется 2 модели транзистора с разными структурами контактов. Различие в схемах измерений заключается в том, что для 3х-контактной модели транзистора управляющее напряжение прикладывалось между затвором и подложкой, 2х-контактной модели – между подложкой и одним из контактов.

Несмотря на различия, функционирование обеих схем осуществляется схожим образом. Синхронный детектор имеет внутренний генератор, который подает переменное напряжение с опорной частотой 80 Гц и амплитудой 125 мВ через разделительный трансформатор между истоком и стоком. Трансформатор Tr1 обеспечивает гальваническую развязку цепей затвор-подложка и исток-сток (исток-сток и исток-подложка для 2х-контактного транзистора), что позволяет отвязать переменный сигнал в цепи исток-сток от земли. Амплитуда переменного напряжения после трансформатора составляла 5 мВ.

Постоянное напряжение, управляемое компьютером подавалось в цепь между затвором и подложкой (3х-контактный транзистор) или между истоком и подложкой (2х-контактный транзистор) посредством ЦАП через сопротивление R1, ограничивающее ток в цепи. Одновременно, с помощью АЦП определялось реальное напряжение, падающее на переходе затвор-подложка (исток-подложка). Данное напряжение меняет ширину ОПЗ под затвором (либо под стоком) и, следовательно, заполнение состояний, принадлежащих дислокационной сетке.

Ток в цепи исток-сток определялся путем измерения падения напряжения на сопротивлении R с помощью дифференциального усилителя подключенного к входу синхронного детектора и последующим пересчетом с учетом величины сопротивления и соответствующих коэффициентов усиления.

, 2.1

где U – измеряемое напряжение; R=10 кОм; К1=10 – коэффициент усиления от усилителя с дифференциальным входом; К2=31,2 – коэффициент усиления от усилителя Unipan Selective Nanovoltmeter type 233.

Применение синхронного детектора обусловлено необходимостью детектировать малые токи между истоком и стоком. Также с помощью детектора Lock-in можно отстроиться от постоянного вклада в ток между истоком и стоком, вызванного подачей напряжения, между затвором и подложкой (для 3х-контактного транзистора) или между истоком и подложкой (для 2х-контактного транзистора). Кроме того, синхронный детектор позволяет регистрировать действительную и мнимую компоненты тока. Действительная компонента соответствует проводимости, мнимая - емкости.

Для проведения измерений образцы помещались в криостат, где они были изолированы от света, т.е. от внешнего фотовозбуждения.

## 3.3 Электронно-лучевая литография.

*Электронно-лучевая литография* — это метод получения заданной структуры на поверхности образца путем облучения пленки *резиста* электронами. Облучение поверхности образца проводилось в сканирующем электронном микроскопе Zeiss AURIGA, оборудованном системой для

|  |
| --- |
| 7.jpg |
| Рисунок 17. Этапы электронно-лучевой литографии. |

проведения литографии, в котором управление электронным пучком осуществляется с помощью электромагнитных линз.

*Электронным резистом* или просто *резистом* называют вещество, которое изменяет свои свойства при облучении электронами. В процессе электронной литографии используется изменение растворимости резиста в специфических растворителях под действием электронов. Принято разделять резисты на позитивные и негативные. В случае использования позитивных резистов растворимость увеличивается под действием облучения, а в случае негативных – уменьшается. В данной работе использовался позитивный резист-*polymethylmethacrylate (PMMA).*

Схематически, процесс электронной литографии можно разделить на несколько этапов (Рисунок 17).

*Первым этапом* является нанесение резиста на образец (Рисунок 17а). Для этого образец, предварительно очищенный от загрязнений, помещается в центрифугу. Для очистки образец помещался в колбу с ацетоном, которая помещалась в ультразвуковую ванну на 15 минут. Далее, с помощью специального дозатора, на образец наносится несколько капель PMMA. Конечная толщина резиста на образце зависит от выбранной скорости вращения центрифуги. Используя метод сканирующей зондовой микроскопии (СЗМ), был построен градуировочный график (Рисунок 18), дающий представление о зависимости толщины резиста от скорости вращения центрифуги. В первом приближении график представляет линейную зависимость, хотя при более детальном рассмотрении зависимость перестает быть линейной.

Выбор толщины пленки резиста зависит от толщины металлического слоя, который необходимо нанести на поверхность образца. Обычно исходят из того, что толщина резиста должна быть как минимум в 3 раза больше высоты металлических компонентов желаемой структуры. Это необходимое требование для того, чтобы в результате напыления пленки металла, проявленные и непроявленные области, не перекрывались между собой. В данной работе толщина металлических контактов должна быть приблизительно 90 нм (о причинах будет сказано позднее). Поэтому толщина слоя PMMA должна быть в пределах от 300 нм до 400 нм (верхняя граница толщины слоя PMMA обусловлена глубиной проникновения электронов).

|  |
| --- |
| Graph5.jpg |
| Рисунок 18. Линейная зависимость в первом приближении толщины слоя PMMA от скорости вращения центрифуги. |

*Вторым этапом* производится воздействие электронным пучком в сканирующем электронном микроскопе (СЭМ) для получения рисунка заданной структуры. Этот процесс называется экспонированием (Рисунок 17б).

*Третий этап* – проявка проэкспонированной структуры (Рисунок 17в). Проявка осуществляется методом жидкого травления в растворе-проявителе изопропилового спирта с водой в соотношении 8:1. Время травления составляло 10 секунд. Проявленный образец закреплялся в чистом изопропиловом спирте и высушивался потоком воздуха.

*Четвертым этапом* является напыление металла (Рисунок 17г). Толщина металла также зависит от конкретной задачи. В данной работе требуемая толщина металла обусловлена двумя факторами: успешное проведение процедуры lift-off и осуществление микросварки (подробно о проведении процедуры микросварки будет сказано позднее). Экспериментальным путем было установлено, что толщина металла для успешного осуществления микроприваривания должна быть не менее 70-80 нм.

*Пятый этап* – процедура lift-off (Рисунок 17д). Про проведении этой процедуры образец с напыленным металлом помещался в ацетон в ультразвуковую ванну для удаления не проэкспонированного резиста с металлическим слоем поверх него.

После проведения всех этапов получается готовая структура (Рисунок 20б).

## 3.4 Создание транзисторной структуры с помощью электронно-лучевой литографии

Согласно предложенным моделям транзистора в параграфе 3.1, для проводимого эксперимента конечные транзисторные структуры должны представлять собой три малые контактные области (далее описывается изготовление 3х-контактной модели, т.к. изготовление 2х-контактной модели аналогично), размерами 30 мкм в длину и 10 мкм в ширину, с расстоянием между контактами 300 нм. Кроме того, для последующего осуществления процедуры приваривания, малые контактные области должны быть совмещены с большими контактными областями, которые имеют размеры порядка 200 мкм на 200 мкм. Размер больших контактных областей обусловлен минимизацией времени экспонирования с одной стороны, и минимальным размером для проведения успешной микросварки с другой. Таким образом, экспонирование транзисторной структуры состоит из 3 этапов: экспонирование областей истока, затвора и стока при поле зрения микроскопа 100 мкм на 100 мкм, экспонирование опорных маркеров для совмещения малых областей истока, затвора и стока с большими контактными площадками, экспонирование контактных площадок при поле зрения микроскопа 1000 мкм на 1000 мкм. Использование разных полей зрения микроскопа связано с тем, что невозможно получить расстояние 300 нм между малыми контактными областями при поле зрения 1000 мкм на 1000 мкм. В свою очередь большие контактные области, размерами 200 на 200 мкм экспонировались бы при поле зрения 100 мкм на 100 мкм довольно продолжительное время, а также имели бы неровности/нестыковки из-за необходимости передвижения механического столика.

Для удачного проведения процедуры литографии одним из важнейших параметров является доза экспонирования, которая определяется током луча, временем облучения каждой точки и шагом между соседними точками. Требуемая в эксперименте доза также зависит от размеров конечных структур, толщины нанесенного слоя резиста, поля зрения микроскопа, а также времени проявки. Множество факторов, влияющих на дозу, приводит к тому, что её значение невозможно определить заранее, и требуется проводить предварительное экспонирование тестовых структур с различными дозами для выбора оптимального значения.

|  |
| --- |
| 3.jpg |
| Рисунок 19. Микрофотография тестовых структур в электронном микроскопе после проведения процедуры lift-off. |

Тестовые структуры должны соответствовать структурам для эксперимента, но являться некоторыми упрощениями для сокращения времени экспонирования. В нашем случае тестовые структуры представляли собой серию из 5 полосок, размером 30 мкм в длину и 10 мкм в ширину, с расстояниями между ними от 200 нм до 800 нм (Рисунок 19).

Как видно на микрофотографии на Рисунке 19, структуры которые экспонировались с недостаточной дозой, после проведения процедуры lift-off разрушились практически полностью. Структуры, проэкспонированные со слишком большой дозой, почти слились между собой, т.е. произошло переэкспонирование. Доза экспонирования, при которой тестовые структуры получились наиболее близки к заданным, использовалась в дальнейшем для экспонирования структур истока, затвора и стока. Поскольку толщина резиста несколько варьируется от образца к образцу (что объясняется несовпадающими размерами и формами образцов), то процедуру определения оптимальной дозы экспонирования необходимо проводить отдельно для каждого конкретного образца. Следующим этапом было создание опорных маркеров. После проведения процедуры литографии для изготовления истока, затвора и стока, на образец повторно наносится резист для последующего экспонирования больших контактных площадок. Сложность заключается в том, что после повторного нанесения резиста мы не можем определить положение истока, затвора и стока, просканировав интересующую нас область электронным лучом, так как произойдет засветка резиста. Следовательно, необходимо создать опорные маркеры на строго определенном расстоянии от структур истока, затвора и стока, относительно которых будет задаваться область литографии контактных площадок. В данной работе опорные маркеры наносились двумя способами: с помощью лазера и с помощью литографии. Опорные маркеры, нанесенные с помощью лазера, имеют преимущество в том, что их невозможно смыть при процедуре lift-off (Рисунок 20а). Однако, опорные маркеры, нанесенные при помощи литографии, изготавливаются намного быстрее (Рисунок 20б).

|  |
| --- |
| а)4.jpg |
| б) |
| Рисунок 20: а) Микрофотография в электронном микроскопе части малой контактной области и опорных маркеров, нанесенных с помощью лазера; б) Фотография в оптическом микроскопе готовой транзисторной структуры и опорного маркера. |

Третий этап - экспонирование больших контактных площадок. После осуществления привязки к опорным маркерам, можно легко определить координаты истока, затвора и стока, и относительно них - положение контактных площадок и соединительных структур.

Следующим шагом являлось обеспечение электрических контактов к контактным областям размером 200 мкм на 200 мкм. Для этого применялся ультразвуковой микросварочный станок TPT HB-05 (Рисунок 21а), который использует золотую проволоку диаметром 25 мкм для изготовления микроконтактов методом термокомпрессионной сварки шариком к поверхности контактов – Рисунок 21б.

|  |  |
| --- | --- |
| 7.png | 103.tif |
| Рисунок 21: а) Микросварочный станок TPT HB-05; б) Микрофотография в электронном микроскопе контактных областей и приваренных к ним золотых проводов. | |
|  | |

# 4. Экспериментальные результаты

## 4.1 **Измерение проводимости 2х-контактной модели транзистора**

Первым этапом работы было измерение проводимости 2х-контактной модели транзистора (тока исток-сток от напряжения, подаваемого между подложкой и истоком). Измерения проводились на частоте 80Hz и при 3 температурах: 295К, 100К и 40К. Последние две температуры соответствуют вымерзанию глубоких и мелких уровней, соответственно (см DLTS спектр на Рисунке 12).

На Рисунке 22 представлены зависимости проводимости вместе с вольт-амперными характеристиками, измеренными между подложкой и верхними контактами. Рассмотрим ВАХ диодов. При понижении температуры, напряжение открытия диодов увеличивается, то есть наблюдается задержка открытия. При комнатной температуре ловушки пусты, так как темп эмиссии при данной температуре очень велик, потенциальный барьер вдоль ДС отсутствует, задержки в открытии диода не происходит. При температуре 100К носители захватываются на глубокие уровни, т.е. потенциальный барьер увеличивается, происходит задержка в открытии диодов. При температуре 40К происходит вымерзание и глубоких уровней, и мелких уровней, как следствие еще большее увеличение потенциального барьера еще большая задержка в открытии диодов. Данные результаты совпадают с наблюдаемыми ранее (см. параграф 1.8). При температурах 100К и 40К обратный ток падает ниже пределов измерения наноамперметра Keithley 6517B, что приводит к появлению скачков на обратной ветви ВАХов. При температуре 40К проявляются заметные различия в диодных характеристиках для двух контактов. Эти различия уже не могут быть объяснены разной площадью контактов, а скорее связаны локальной с неоднородностью ДС в данном образце, что приводит к различному распределению плотности мелких уровней. Кроме того, при 40К наклон ВАХ диодов и кривой проводимости становятся более затянутыми по сравнению с вольт-амперными характеристиками, измеренными при 100К и 295К. Это связано с наличием потенциального барьера вдоль ДС при 40К, который и определяет прохождение прямого тока. Свидетельством наличия барьера является появление ступеньки на емкости (Рисунок 23) при тех же напряжениях (подробнее о появлении ступеньки будет сказано ниже).

|  |
| --- |
| 1.jpg |
| Рисунок 22. Графики измерения проводимости между истоком и стоком (ось проводимости справа) и ВАХ соответствующих диодов, измеренные между подложкой и верхними контактами (ось тока слева) в логарифмических координатах при разных температурах. |

На графиках проводимости, измеренных при разных температурах можно выделить три области: транзистор закрыт (значение проводимости остается практически постоянным, порядка 3\*10-7 См) открытие транзистора (рост проводимости) и выход транзистора на насыщение (проводимость порядка 1\*10-4 См). В нашей измерительной схеме ток “закрытого транзистора” соответствует току дифференциального усилителя при подаче синфазной компоненты тока на оба входа, т.е. неидеальным подавлением синфазной компоненты тока. Напряжение, при котором происходит открытие транзистора, соответствует напряжению открытия диодов для всех температур. Одинаковое значение проводимости для всех температур при выходе транзистора на насыщение можно объяснить следующим образом. Измеряемая проводимость на переменном токе в схеме с последовательным сопротивлением Rm выражается формулой:

 3.1

где

 3.2

ID, IS – токи между базой и стоком / истоком соответственно.

Из формулы следует, что при больших прямых токах измеряемая проводимость стремиться к значению 1/Rm, которое не зависит от тока, что хорошо согласуется с экспериментальными данными. В нашей работе последовательное сопротивление Rm=10 кОм. Величина проводимости при выходе транзистора на насыщение 10-4 См. При пересчете проводимости в единицы сопротивления мы и получаем 10 кОм.

Рассмотрим действительную и мнимую часть проводимости, измеренные при температуре 40К более подробно. Мнимая компонента импеданса соответствует емкости, т.е. эту кривую на Рисунке 23 можно непосредственно сравнивать с ВФХ, описанными ранее в параграфе 1.8. В прошлых работах было показано, что появление ступеньки на ВФХ измеренных при 40К соответствует пинингу уровня Ферми при заполнении мелких дислокационных уровней. Поскольку напряжение прямого смещения, соответствующего появлению этих ступенек, примерно совпадает, можно заключить, что и в данном случае (кривая на Рисунке 23) ступенька также связана с пинингом уровня Ферми. В таком случае действительно должен образоваться потенциальный барьер вдоль ДС (см зонную диаграмму Рисунок 14), который контролирует протекание тока. Этим же объясняется и несколько “затянутая” кривая проводимости при 40К (Рисунок 22), где затянутый участок совпадает с появлением ступеньки на мнимой компоненте, т.е. барьер вдоль ДС контролирует ток.

|  |
| --- |
| 1.jpg |
| Рисунок 23. Действительная часть проводимости между истоком и стоком в логарифмических координатах (ось тока слева) и соответсвующая емкость в линейных координатах (ось тока справа) при 40К. |

Также при температуре 40К исследовалось влияние частоты тестирующего сигнала на реальную и мнимую компоненту проводимости (Рисунок 24).

|  |
| --- |
| 2.jpg |
| Рисунок 24. Действительная (ось тока слева) и мнимая (ось тока справа) части проводимости при различных частотах в логарифмических координатах при температуре 40К. |

Графики действительной части проводимости практически одинаковы для всех частот. Отличие наблюдается лишь в области «закрытого транзистора», что связано с аппаратными особенностями нашей измерительной схемы. Емкость при частоте 80 Гц увеличивается с ростом напряжения, в то время как мнимые части при других частотах уменьшаются с ростом напряжения. Чтобы объяснить наблюдаемый эффект, воспользуемся эквивалентной схемой (Рисунок 25).

|  |  |
| --- | --- |
| 4.jpg | Рисунок 25. Эквивалентная схема для 2х-контактной модели транзистора. С-емкость между истоком и стоком, r– сопротивление базы, R- сопротивление надбарьерному току диода. |

Емкость и проводимость эквивалентной схемы нашей структуры, без учета обмена заряда с электронными ловушками дислокационной сетки, дается формулами:

 4.1

Где r – сопротивление базы, R - сопротивление надбарьерному току диода, которое можно выразить как , где  - высота барьера для протекания тока, которая зависит от приложенного напряжения U. Для использованных частот выполняется условие <<1 . В этом случае формулы для емкости и проводимости упрощаются:

 4.2

Как видно, измеряемая емкость может уменьшаться с увеличением прямого смещения при достаточно большом прямом токе. Это объясняет ход кривых для частот 320 Гц и выше, но не позволяет объяснить рост емкости с напряжением на частоте 80 Гц.

Объяснением такого поведения может быть наличие процесса обмена заряда с электронными ловушками дислокационной сетки. В этом случае появляется низкочастотная добавка к емкости и измеряемая емкость становится:

 4.3

Где - характерное время обмена электронов с ловушками, а величина добавки зависит от их плотности. Таким образом, можно сделать вывод, что величина этой постоянной времени при 40К меньше 1/80 секунды, но больше 1/320 сек. Такой вывод находится в хорошем согласии с данными, полученными методом нестационарной спектроскопии. Это подтверждает правильность сделанного предположения о механизме возрастания емкости на частоте 80 Гц при увеличении прямого смещения.

Рассмотрим графики производных проводимости по напряжению, подаваемому между истоком и базой, dG/dU при температурах 40К и 35К (Рисунок 26).

|  |
| --- |
|  |
| Рисунок 26. Производные от проводимости между контактами исток-сток по напряжению, подаваемому между истоком и базой (ось производной слева) при температуре 35Ки 40К. Емкости при температуре 35К, 40К (ось емкости справа). |

Основной особенностью данных кривых является наличие “ступенек” или “скачков” в диапазоне напряжений от 1,2В до 1,6В с периодом по напряжению примерно 100 мВ. В более ранних работах подобные ступеньки наблюдались на зависимостях проводимости между истоком и стоком, либо тока истока от напряжения на затворе – Рисунок 27, и были приписаны эффекту квантовой проводимости вдоль краевых или винтовых дислокаций составляющих дислокационную сетку. Обращает внимание хорошее совпадение периода появления ступенек в данной и в предыдущих работах [22].

Тот факт, что ступеньки видны только на кривых dG/dU, но не самих кривых проводимости – как это наблюдалось в работе [22] – очевидно связан с разной геометрией транзисторов в предыдущей и в данной работе (2-х и 3-х контактные модели транзисторов, соответственно). Очевидно, что в 2х-контактной схеме из-за большого тока, текущего в цепи исток подложка при приложении управляющего напряжения с ЦАПа (см. схему Рисунок 16б), мы можем видеть лишь слабые проявления дислокационной квантовой проводимости, которые видны лишь на графиках dG/dU.

Сравнивая зависимости dG/dU от напряжения исток - подложка для температур 40К и 35К нужно отметить совпадение напряжений, соответствующих появлению ступенек. Подобное поведение было обнаружено в работе [22] и приписано эффекту кулоновской блокады.

|  |  |
| --- | --- |
|  | 11.png |
| Рисунок 27. Проводимость между истоком и стоком для транзисторных структур DN-FET и Ref-FET от напряжения на затворе при различных температурах (слева)[22]. Зависимость тока истока от напряжения на затворе измеренная при Т=5К (справа)[2]. | |

## 4.2 Измерение проводимости 3х-контактной модели транзистора

На Рисуноке 28 представлено сравнение проводимости 2х- и 3х-контактной модели транзистора при комнатной температуре. Обращает на себя внимание сильная разница в наклоне графиков.

|  |
| --- |
|  |
| Рисунок 28. Измерения проводимости между истоком и стоком для 2х-контакной модели и 3х-контактной модели транзистора при 295К. |

Как отмечалось в предыдущем параграфе, в 2-х контактной модели транзистора ток, текущий в цепи исток-подложка оказывает значительное влияние на измеряемую проводимость в цепи сток-исток. В то время как в 3-х контактной модели транзистора, где управляющее напряжение приложено между затвором и подложкой, связанный с ним большой ток будет отсутствовать в цепи сток-исток. Это и подтверждается меньшей величиной проводимости, измеренной на 3-х контактной модели транзистора, которая весьма напоминает стандартную переходную характеристику полевого транзистора (см. параграф 1.5).

Из сказанного следует, что 3х-контактная модель является более предпочтительной для изучения дислокационной проводимости.

**4.3 Пробой 3х-контакной структуры**

После обсуждения результатов измерения проводимости при изменении температуры для 2х-контакной модели транзистора, была предпринята попытка провести аналогичные измерения для 3х-контактной модели. К сожалению, эксперимент не состоялся, так как было обнаружен пробой малых контактных областей (рисунок 29), связанный с разностью потенциалов между истоком и стоком, а также с наличием поверхностной проводимости образца.

|  |
| --- |
|  |
| Рисунок 29. 3х-контактная модель транзистора. Красными кружками выделены места пробоя (т.е. образование короткого замыкания). |

После этого были предприняты попытки повторить все этапы создания 3х-контактной модели, но во всех изготовленных позднее структурах также происходил пробой. Скорее всего, пробой в последующих изготовленных образцах объясняется неаккуратным проведением процедуры микросварки. Приварка золотого провода к контактным областям производится с помощью, «шарика». Шарик представляет собой конец золотой нити, оплавленный при помощи искры. Для формирования искры в микросварочном станке TPT HB-05 предусмотрен специальный электрод, находящийся под высоким напряжением. Формирование шарика происходит при непосредственном контакте электрода с золотой нитью. В процессе приварки золотого провода к большим контактным областям транзистора, в какой-то момент происходил контакт между электродом и золотым проводом, вследствие чего происходил пробой.

# Выводы

1. Разработана электронно-литографическая методика изготовления транзисторных структур для исследования электропроводности вдоль дислокационных сеток, полученных сращиванием пластин кремния. Изготовлены два вида структур полевых транзисторов: двух-контактная модель, состоящая из стока, истока и базового электрода на подложке, и трех-контактная модель, которая содержит дополнительный полевой электрод - затвор между стоком и истоком.

2. Установлено, что при проведении электрофизических измерений в трех-контактной модели происходит пробой с образованием металлических перемычек между затвором и истоком/стоком. Выдвинуто предположение, что явление межэлектродного пробоя, обусловлено проводимостью по поверхности кремния в условиях больших значений электрического поля в узком 300 нм, зазоре между электродами. Предложено в последующих исследованиях разработать методику нанесения на поверхность структур диэлектрика.

4. Проведены измерения вольт-амперных характеристик сток/исток - базовый электрод и комплексной проводимости сток-исток в интервале частот 80-4100 Гц в зависимости от напряжения на базовом электроде в интервале температур 20-300К двух-контактной модели. Установлено, что при низких температурах мнимая часть компоненты проводимости (емкость) на частоте 80 Гц возрастает с ростом напряжения на базовом электроде и испытывает насыщение, что объясняется вкладом обмена электронами между квазинейтральной областью полупроводника и электронными состояниями дислокационной сетки.

5. На производных зависимости действительной компоненты проводимости исток-сток по напряжению на базовом электроде обнаружены особенности с периодом по напряжению около 100 мВ. Величина периода по напряжению хорошо согласуется с данными, ранее полученными на других структурах полевых транзисторов на основе сращенных пластин кремния, которые были интерпретированы как проявления квазиодномерного характера проводимости по дислокациям.

# Список литературы

[1] M. Kittler, X. Yu, T. Mchedlidze, T. Arguirov, O. Vyvenko, W. Seifert, M. Reiche, T. Wilhelm, M. Seibt, O. Voss, W. Fritzsche, and A. Wolff, Small 3 (2007) 964.

[2] M. Reiche, M. Kittler, D. Buca, A. Hahnel, Q. Zhao2, S. Mantl, and U. Gosele, Japanese Journal of Applied Physics 49 (2010) 04DJ02.

[3] J. P. Hirth and J. Lothe, McGraw-Hill, New York (1970)

[4] V. Kveder and M. Kittler, Materials Science Forum 590 (2008) 29.

[5] W. Schröter and H. Cerva, Solid State Phenomena 85-86 (2002) 67.

[6] J.-L. Farvacque and P. Francois, Physica status Solidi B 223 (2001) 635.

[7] M. Brohl, M. Dressel, H. W. Helberg, and H. Alexander, Philosophical Magazine B 61 (1990) 97.

[8] A. Castaldini, D. Cavalcoli, A. Cavallini, and S. Pizzini, PHYSICAL REVIEW LETTERS 95 (2005) 076401.

[9] V. V. Kveder, Y. A. Osipyan, I. R. Sagdeev, A. I. Shalynin, and M. N. Zolotukhin, phys. stat. sol. (a) 87 (1985) 657.

[10] J. B. Lasky, Applied Physics Letters 48 (1986) 78.

[11] O. Kononchuk, F. Boedt, and F. Allibert, Solid State Phenomena 131-133 (2008) 113.

[12] W. Bollmann, Crystal Defects and Crystalline Interfaces, Springer Verlag, New York, Heidelberg (1970)

[13] S. M. Sze, Physics of semiconductor devices, John Wiley & Sons, New York (1981)

[14] Y. Ishikawa, C. Yamamoto, and M. Tabe, Applied Physics Letters 88 (2006) 073112.

[15] M. Reiche, M. Kittler, W. Erfurth, E. Pippel, K. Sklarek, H. Blumtritt, A. Haehnel, and H. Uebensee, Journal of Applied Physics 115 (2014) 194303.

[16] M. Reiche, M. Kittler, E. Pippel, W. Erfurth, A. Haehnel, and H. Uebensee, Physica Status Solidi C 12 (2015) 1071.

[17] M. Trushin, O. Vyvenko, T. Mchedlidze, O. Kononchuk, and M. Kittler, Solid State Phenomena 156-158 (2010) 283.

[18] M. Trushin and O. Vyvenko, Solid State Phenomena 205-206 (2014) 299.

[19] M. Trushin, O. Vyvenko, V. Vdovin, and M. Kittler, Journal of Physics: Conference Series 281 (2011) 012009.

[20] M. Trushin, Ph.D. thesis BTU Cottbus <http://nbn-resolving.de/urn:nbn:de:kobv:co1-opus-22841> (2011)

[21] S. Sriram and M. B. Das, IEEE Transactions on Eelectron Devices ED-30 (1983) 586.

[22] Жаринов В.С. Магистерская диссертация «Электрофизические свойства сращенных пластин кремния» (2014)

# Благодарности

Автор выражает благодарности сотрудникам, студентам и аспирантам лаборатории физики межфазовых границ и низкоразмерных систем кафедры электроники твёрдого тела и междисциплинарного ресурного центра по направлениям "Нанотехнологии" за помощь в проведении экспериментов, и обсуждении результатов измерений.

Автор выражает глубокую признательность своему научному руководителю Трушину Максиму Валерьевичу за объяснение физических явлений и помощь в проведении измерений, обсуждении и интерпретации результатов. Неоценимую помощь он оказал и при коррекции стилистики написания данной работы.

Автор отдельно хочет поблагодарить Олега Фёдоровича Вывенко за постановку задачи данной работы, обсуждение и интерпретацию результатов.